

Микросхемы с разных сторон: семинары Nanometer ASIC, MIPSfpga и Connected MCU в России, Украине и Казахстане



Стремитесь узнать про все этапы проектирования и производства микросхем от идеи до фабрики? Хотите построить прототип своей собственной системы на кристалле используя микросхемы ПЛИС? Интересуетесь программированием микроконтроллеров и операционными системами реального времени? Тогда приходите на семинары, которые совместно организовали американские, российские и украинские компании и университеты. Эти семинары будут проходить в Москве, Зеленограде, Санкт-Петербурге, Киеве и Алма-Ате во второй половине октября и первой половине ноября:

- Nanometer ASIC – двухдневный семинар, описывающий все этапы проектирования и производства микросхем: создание спецификации, описание цифровой логики на языках описания аппаратуры Verilog и VHDL на уровне регистровых передач, логический синтез, размещение и трассировка, создание фотошаблонов и производство микросхем на фабрике. Для проведения этих семинаров из Калифорнии приезжает [Чарльз Данчек, преподаватель такого курса в University of California Santa Cruz Extension in Silicon Valley](#). В Москве семинары проходят под эгидой Фонда инфраструктурных и образовательных программ (ФИОП) РОСНАНО и его дочерней компании eNANO.
- MIPSfpga – устройство систем на кристалле, протоколы внутри чипа и вне чипа, интеграция процессорного ядра с памятью и устройствами ввода-вывода, наблюдение работы кэша и конвейера промышленного процессора на плате с ПЛИС. Семинары проводятся под эгидой британской компании Imagination Technologies, известной как разработчик графического процессора PowerVR внутри Apple iPhone. [Подробнее. Предварительные материалы семинаров.](#)

- Connected MCU – введение в использование микроконтроллеров, организация параллельности на одном процессоре, использование прерываний, таймеров, конечных автоматов реализованных в софтвере, и наконец — введение в RTOS и лабораторное занятие с использованием операционной системы FreeRTOS. Материалы семинаров подготовлены профессором Александром Дин из университета Северной Каролины в сотрудничестве с Imagination и Microchip Technology. [Подробнее](#). [Предварительные материалы семинаров](#).

The image displays a grid of 24 technical slides, each with a title, a number, and a brief description of the content. The slides are arranged in a 4x6 grid:

- Managing Complexity 1-10**: Discusses physical layout level dimensions and standard cells.
- NAND Switching Action 1-18**: Explains two transistors in series implementing NOT-AND action.
- Six Critical Phases 1-26**: Lists phases like Safety, Energy, and Reliability.
- The ASIC Ecosystem 1-39**: Shows the flow from IP blocks to silicon.
- HDL-Based Synthesis 2-11**: Details the synthesis tool's role in converting RTL to gate-level schematics.
- Standard-Cell Library 2-12**: Describes how a library is used for synthesis.
- IP Core Formats 2-33**: Compares different IP core formats like RTL, Netlist, and Hard IP.
- Verification Trends 2-4**: Discusses the shift from traditional simulation to formal verification.
- Embedded Assertions 2-20**: Explains how assertions are used to verify design properties.
- A Successful Check 2-33**: Shows a comparison between RTL and gate-level schematics.
- Emulation Concepts 2-35**: Discusses hardware emulation for verification.
- Initial Floorplan 4-9**: Shows the initial layout of a die with various pads and blocks.
- Power-Supply Grid 4-14**: Discusses the importance of a good power supply grid.
- Topological to Physical 4-17**: Shows the transition from a topological representation to a physical layout.
- Final Cell Placement 4-19**: Discusses the final placement of standard cells.
- Standard-Cell Routing 1-22**: Shows the routing of signals between standard cells.
- Design-Rule Checking 4-40**: Discusses the importance of design rule checks.
- Design Data to Mask Set 5-7**: Shows the process of converting design data into a mask set.
- Step-and-Repeat Stage 5-9**: Discusses the step-and-repeat process in lithography.
- Ion Implantation 5-19**: Shows the ion implantation process for doping.
- Economics of Wafers 5-22**: Discusses the cost of silicon wafers.
- The Shmoop Plot 6-39**: Shows a Shmoop plot used for process control.
- Single nMOS FinFET (4/4) A-12**: Discusses the benefits of FinFET technology.
- Beyond CMOS ICs A-22**: Discusses the future of semiconductor technology beyond CMOS.

Календарь и контактная информация. Если вы хотите участвовать в семинаре, пришлите заявку на указанный емейл. Просьба написать ваше имя, фамилию и отчество, место работы и должность, а также какой именно семинар вас интересует:

- 18–20 октября 2016 — Алма-Ата, Казахский национальный технический университет имени К. И. Сатпаева
 Главный организатор – Кафедра автоматизации и управления

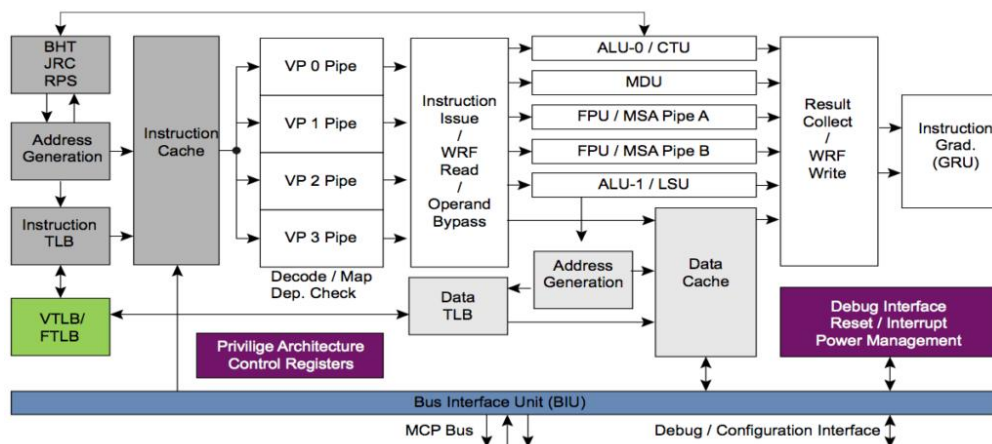
- Емейл для регистрации на комбинированный семинар по MIPSfpga и Connected MCU – seminar-kazntu@silicon-kazakhstan.com
- 24 октября 2016 — Москва, Московский государственный университет имени М. В. Ломоносова (МГУ)
Главный организатор – Кафедра математической кибернетики Факультета вычислительной математики и кибернетики
Емейл для регистрации на комбинированный семинар по MIPSfpga и Connected MCU – seminar-msu@silicon-russia.com
 - 25 октября 2016 — Долгопрудный, Московский физико-технический институт (государственный университет) (МФТИ)
Главный организатор – Кафедра радиоэлектроники и прикладной информатики Факультета радиотехники и кибернетики
Емейл для регистрации на комбинированный семинар по MIPSfpga и Connected MCU – seminar-mipt@silicon-russia.com
 - 26 октября 2016 — Зеленоград, Национальный исследовательский университет «Московский институт электронной техники» (МИЭТ)
Главный организатор – Кафедра вычислительной техники Факультета микроприборов и технической кибернетики
Емейл для регистрации на комбинированный семинар по MIPSfpga и Connected MCU – seminar-miet@silicon-russia.com
 - 27 октября 2016 — Москва, компания [Наутех \(ООО «Наукоемкие Технологии»\)](#)
Емейл для регистрации на комбинированный семинар по MIPSfpga и Connected MCU – seminar-nautech@silicon-russia.com
 - 28 октября – серия докладов на [конференции SECR в Москве](#) по тематике, связанной с семинарами Imagination Technologies и Наутеха:
 - Обучение цифровой и микропроцессорной технике в университете. Илья Кудрявцев, Самарский национальный исследовательский университет им. академика С.П.Королёва. [Ссылка](#)
 - Использование микропроцессоров MIPS для интернета вещей, компьютерного зрения и телекоммуникаций. Юрий Панчул, Imagination Technologies. [Ссылка](#)
 - Использование открытых кодов для расширения возможностей платформы MIPSfpga. Антон Павлов, ФГУ ФНЦ НИИСИ РАН. [Ссылка](#)
 - 31 октября – 1 ноября 2016 — Москва, Национальный исследовательский технологический университет «МИСиС»
Главный организатор – Фонд инфраструктурных и образовательных программ (ФИОП) РОСНАНО и его дочерней компании eNANO
[Вебсайт с дополнительной информацией и регистрацией](#) Емейлы для регистрации на семинар Nanometer ASIC – Yulia.Osaulets@rusnano.com, можно с копией на seminar-misis@silicon-russia.com
 - 2 и 3 ноября 2016 — Санкт-Петербург, Университет ИТМО
Главный организатор – Кафедра вычислительной техники Факультета программной инженерии и компьютерной техники
Емейл для регистрации на семинар Nanometer ASIC – seminar-itmo-nanometer-asic@silicon-russia.com
 - 7 ноября 2016 — Санкт-Петербург, Университет ИТМО
Главный организатор – Кафедра вычислительной техники Факультета программной

инженерии и компьютерной техники

Емейл для регистрации на комбинированный семинар по MIPSfpga и Connected MCU – seminar-itmo-mipsfpga@silicon-russia.com

- 9 и 10 ноября 2016 — Киев, Национальный технический университет Украины «Киевский политехнический институт им. Игоря Сикорского»
Организаторы – Кафедра конструирования электронно-вычислительной аппаратуры Факультета электроники КПИ,
[Відкрита лабораторія електроніки Lamra КПИ](#),
[Студентський простір Belka](#)
и Кафедра компьютерной инженерии Факультета радиофизики, электроники и компьютерных систем Киевского национального университета имени Тараса Шевченко
Емейл для регистрации на семинар Nanometer ASIC – seminar-kpi-nanometer-asic@silicon-ukraine.com
- 11 ноября 2016 — Киев, Национальный технический университет Украины «Киевский политехнический институт им. Игоря Сикорского»
Организаторы – Кафедра конструирования электронно-вычислительной аппаратуры Факультета электроники КПИ, Відкрита лабораторія електроніки Lamra КПИ, Студентський простір Belka и Кафедра компьютерной инженерии Факультета радиофизики, электроники и компьютерных систем Киевского национального университета имени Тараса Шевченко
Емейл для регистрации на комбинированный семинар по MIPSfpga и Connected MCU – seminar-kpi-mipsfpga@silicon-ukraine.com
- 12 ноября 2016 — Киев, Национальный технический университет Украины «Киевский политехнический институт им. Игоря Сикорского»
Организаторы – Кафедра конструирования электронно-вычислительной аппаратуры Факультета электроники КПИ, Відкрита лабораторія електроніки Lamra КПИ, Студентський простір Belka и Кафедра компьютерной инженерии Факультета радиофизики, электроники и компьютерных систем Киевского национального университета имени Тараса Шевченко
Хакатон по MIPSfpga: разработка аппаратного модуля и программной поддержки для интеграции периферийного устройства в синтезированную систему, реализованную в микросхеме ПЛИС. Емейл для регистрации на хакатон – hackathon-kpi@silicon-ukraine.com

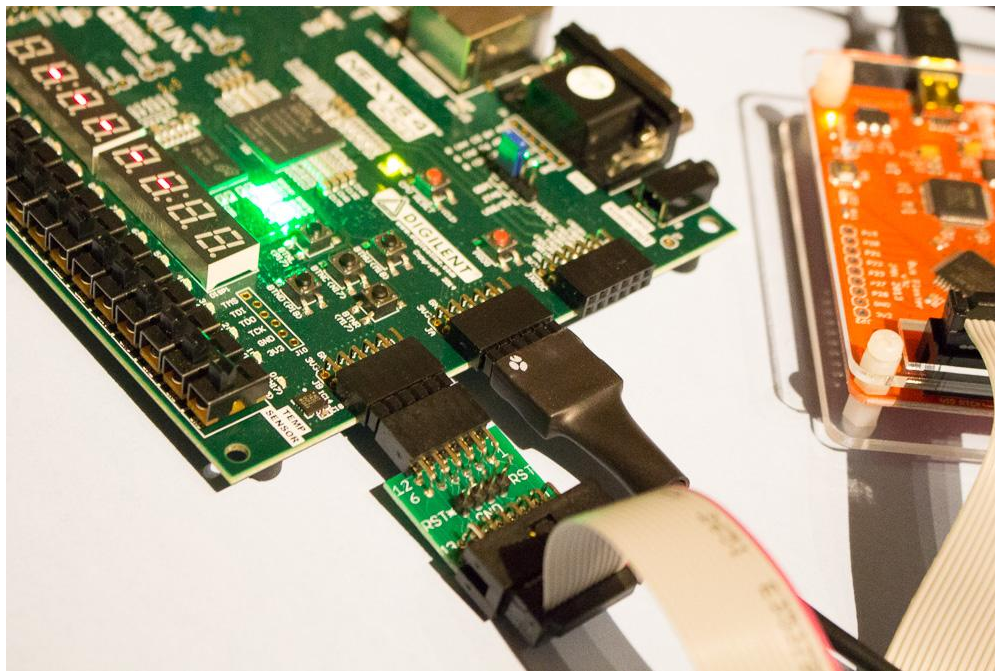
Figure 1.2 I6400 Core Block Diagram



Список лекторов, инструкторов и координаторов на семинарах в Москве, Санкт-Петербурге и Киеве:

- Автор курса Nanometer ASIC – Чарльз Данчек, преподаватель в University of California Santa Cruz Extension in Silicon Valley, бывший инженер Synopsys и Intel Corporation
- Инструктор от Imagination Technologies — Юрий Панчул, старший инженер в группе разработки микропроцессорного ядра MIPS I6400 "Самурай"
- Инструкторы на семинарах в Казахском национальном техническом университете имени К. И. Сатпаева, Алма-Ата:
 - Оксана Жирнова (Федосеева), магистр технических наук, член-корреспондент МАИН, старший преподаватель Кафедры автоматизации и управления
- Инструкторы на семинарах в Московском государственном университете имени М. В. Ломоносова (МГУ):
 - Михаил Шуплецов, к.ф.-м.н., ассистент кафедры математической кибернетики факультета вычислительной математики и кибернетики
 - Владислав Подымов, к.ф.-м.н., младший научный сотрудник кафедры математической кибернетики факультета вычислительной математики и кибернетики
 - Борис Данилов, младший научный сотрудник кафедры математической кибернетики факультета вычислительной математики и кибернетики
 - Проведение семинара курирует руководитель магистерской программы «Дискретные управляющие системы и их приложения», д.ф.-м.н., зам. декана по научной работе и финансам, профессор кафедры математической кибернетики факультета вычислительной математики и кибернетики Сергей Андреевич Ложкин.
- Инструкторы на семинарах в Московском физико-техническом институте (государственном университете) (МФТИ):
 - Преподаватели кафедры Радиоэлектроники и прикладной информатики Сергей Шлыков, Денис Нефедов и Юрий Фонин
- Инструкторы на семинарах в Национальном исследовательском университете «Московский институт электронной техники» (МИЭТ):
 - Алексей Переверзев, д.т.н., доцент, заведующий кафедрой Вычислительной техники
 - Петр Андреев, ведущий программист
 - Евгений Ливенцев и Александр Силантьев, ассистенты
- Координатор семинара в Национальном исследовательском технологическом университете «МИСиС»:
 - Юлия Осаулец, Руководитель отдела образовательных проектов и программ для специалистов
Автономная некоммерческая организация «Электронное образование для nanoиндустрии (eNano)»
www.edunano.ru
- Инструкторы на семинарах в Университете ИТМО, ранее Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики:
 - Алексей Евгеньевич Платунов д.т.н., проф. каф. вычислительной техники
 - Павел Валерьевич Кустарев к.т.н., доц. каф. вычислительной техники
 - Аспиранты каф. вычислительной техники Быковский Сергей, Антонов Александр, Яналов Роман, Пинкевич Василий
- Инструкторы на семинарах в Национальный технический университет Украины «Киевский политехнический институт им. Игоря Сикорского»:

- Евгений Короткий – доцент кафедры конструирования электронно-вычислительной аппаратуры факультета электроники, руководитель [открытой лаборатории электроники Lampra](#), кандидат технических наук
- Александр Барабанов – доцент кафедры компьютерной инженерии факультета радиофизики, электроники и компьютерных систем, кандидат физ.-мат. наук



Младшим студентам для понимания материалов семинаров может помочь предварительное изучение популярного учебника «Цифровая схемотехника и архитектура компьютера» авторов Дэвида Харриса и Сары Харрис. Бесплатный русский перевод второго издания этого учебника можно загрузить с сайта компании Imagination Technologies:

<https://community.imgtec.com/downloads/digital-design-and-computer-architecture-russian-edition-second-edition>

Процедура регистрации на сайте компании Imagination Technologies описана в посте на Хабре:

<https://habrahabr.ru/post/306982>

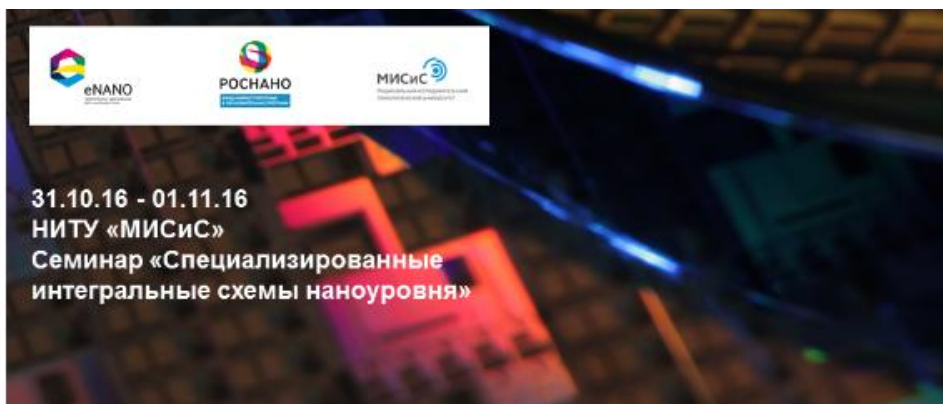
В дополнение к учебнику можно скачать гораздо более короткие слайды предназначены для преподавателей, которые читают лекции на основе учебника «Цифровая схемотехника и архитектура компьютера» авторов Дэвида Харриса и Сары Харрис. Процедура регистрации для слайдов та же, что и для учебника:

<https://community.imgtec.com/downloads/скачать-слайды-для-лекций-download-slides-for-lectures>

Фотография с [недавно прошедшего семинара по MIPSfpga и Connected MCU в Казахстане](#)



Объявление о регистрации на семинар Nanometer ASIC в МИСиС под эгидой РОСНАНО / ФИОП / eNANO, про него есть [дополнительная информация и ссылка на регистрацию на сайте edunano.ru](#):



Компания eNano приглашает на семинар **«Специализированные интегральные схемы наноразмера»**. Семинар познакомит слушателей с поэтапной разработкой интегральных схем специального назначения (ASIC) по технологиям наноразмера (32 нм и ниже). Описанный маршрут проектирования не привязан к конкретным САПР.

Автор и ведущий семинара **Чарльз Данчек (США)** опирается на свои обширные знания в области проектирования верхнего уровня (front-end design), тестопригодного проектирования (design-for-test), МОП производства и физики твердого тела, чтобы разъяснить ключевые понятия на интуитивном уровне, собрать отдельные факты в единую картину, пояснить часто используемые аббревиатуры и дать слушателям фундаментальное понимание того, как сегодняшние СНК (Системы на Кристалле) разрабатываются, верифицируются, имплементируются в топологии и затем производятся и корпусируются.

Семинар будет полезен как специалистам и преподавателям профильных кафедр, так и студентам. В рамках семинара участники получат самую актуальную информацию обо всех этапах проектирования и производства микросхем, от идеи до фабрики.

Участники семинара познакомятся с реальными кейсами российских компаний, использующих инструменты САПР: ООО «ЛАБСИСТЕМС», АО «НИИМА «Прогресс», ОАО НПЦ «ЭЛВИС» и АО «БАЙКАЛ ЭЛЕКТРОНИКС».

Семинар организован компанией eNANO при поддержке Фонда инфраструктурных и образовательных программ и НИТУ «МИСиС».

Участие в семинаре бесплатное, обязательна регистрация онлайн.

Для тех, кто не сможет принять участие очно, предусмотрена онлайн трансляция вводной лекции 31 октября с 9.30 до 10.45.

Подробная информация о семинаре и программа.



Автор и ведущий семинара Чарльз Данчек (Charles Dancak) - Чарльз Данчек (Charles Dancak) - международный эксперт, лектор Калифорнийского университета в Санта Крус, отделение в Кремниевой Долине. Инженер управленческого аппарата компании Synopsys на протяжении 10 лет. Получил MSEE в университете штата Висконсин (Мэдисон), а также степень магистра в области физики твердого тела в Политехническом институте Нью-Йорка (Бруклин). Преподавал в восьми странах. Работал в компаниях Teradyne, Cadence и Silicon Compilers.



Соведущий семинара Юрий Панчул – инженер, получил известность в области автоматизации электронного дизайна как главный технолог компании C Level Design (Силиконовая Долина). В настоящее время - инженер по проектированию и верификации схмотехники в команде разработчиков микропроцессорного ядра MIPS I6400 (MIPS Business Unit - отделение британской компании Imagination Technologies, известной своими графическими процессорами, которые стоят в Apple iPhone и iPad, Google Glass, Samsung Galaxy и других популярных устройствах).