

Предложение по организации недельной серии семинаров / хакатонов, варианты которой можно организовать в Киеве, Томске, Москве и Бишкеке. Примерное расписание недели.

Поток	Юный схемотехник	Harris & Harris	MIPSfpga	Connected MCU	Nanometer ASIC / EDA algorithms
Уровень	10-12 лет и руководители детских кружков	Старшие школьники и младшие студенты	Студенты, работающие инженеры	Старшие школьники и студенты	Студенты-электронщики, прикладные математики, инженеры повышающие квалификацию
Понедельник	Обзорный день - каждый докладчик рассказывает, что он будет представлять в последующие дни				
Вторник	Концепции логического элемента, D-триггера, сигнала тактовой частоты. Два индивидуальных упражнения с микросхемами малой степени интеграции на макетной плате: одно упражнение с комбинаторной логикой, другое упражнение с последовательностной логикой - счетчики, сдвиговые регистры. На основе набора Tropic 2, который широко использовался много лет для обучения американских школьников.	Введение в современную цифровую схемотехнику, языки описания аппаратуры и проектирование на уровне регистровых передач, с лабами на Verilog и FPGA платах		Введение в программирование микроконтроллеров, используя Microchip PIC32MZ и MPLAB X. Полдня презентации, полдня лабы.	Полдня RTL-to-GDSII frontend / полдня алгоритмы front-end-a. Спецификация, языки описания аппаратуры, синтез, static timing analysis, моделирование, верификация, эмуляция.
Среда	Повтор упражнений вторника на современной базе, используя небольшие (несколько строчек) модули на языке описания аппаратуры Verilog, логический синтез с помощью бесплатной версии Altera Quartus II и FPGA платы Terasic DE0-Lite .	Программирование на ассемблере, расширения архитектуры MIPS, сравнение MIPS, ARM, RISC/V и x86, лабы на симуляторе MIPS MARS		Введение в использование операционной системы реального времени FreeRTOS на микроконтроллерах. Полдня презентации, полдня лабы	Полдня RTL-to-GDSII backend / полдня алгоритмы back-end-a. Алгоритмы floorplanning, clock synthesys, power grid synthesis, place & route, DRC
Четверг		Разработка простейшего процессора с реализацией на Verilog и FPGA. Полдня - теория, полдня - лабы.	Прототипирование систем на кристалле и введение в микроархитектуру процессоров с помощью MIPSfpga - пакета для образования и исследовательских проектов на основе промышленного ядра MIPS microAptiv UP	Использование чипов для интернета вещей со встроенными вариантами BSD Unix и Linux: RetroBSD, BSD-Lite, OpenWRT, встроенный Debian. Лабы с Microchip PIC32MX и RetroBSD, PIC32MZ и BSD-Lite,	Полупроводниковое производство
Пятница		Хакатон по Verilog на FPGA - разработка арифметических блоков, конечных автоматов и простейших процессоров	Хакатон по MIPSfpga, с интеграцией периферийных устройств / сенсоров с синтезированной системой и созданием сопроцессоров на основе CorExtend интерфейсов	Хакатон по использованию 1) микроконтроллеров Microchip PIC32MZ на платах Olimex PIC32-EMZ64 и Digilent chipKit WiFire и 2) чипов от Qualcomm / Atheros и MediaTek с ядрами MIPS 24K и MIPS interAptiv на платах Unwired One, Onion Omega 2 и LinkIt Smart 7688	Письменный экзамен / лабы / олимпиада по материалам предыдущих дней